

特許公報

昭52-19960

⑪Int.Cl²

G 09 F 9/30
G 09 F 9/00
G 02 F 1/13
G 06 K 15/18

識別記号 ⑫日本分類
101 E 5
101 E 9
104 G 0
97(7) B 4

厅内整理番号 ⑬公告 昭和52年(1977)5月31日
7013-54
6750-54
7448-23
7323-56

発明の数 1

(全 7 頁)

1

⑭マトリクス表示装置

⑬特 願 昭47-76270

⑭出 願 昭47(1972)7月28日
公開 昭49-34296

⑭昭49(1974)3月29日

⑮発明者 吉利誠

武蔵野市緑町3の9の11日本電信電話公社武蔵野電気通信研究所内

同 山本和幸

同所

⑯出願人 日本電信電話公社

⑰代理人 弁理士 草野卓

⑮特許請求の範囲

1 複数の行電極に対し複数の列電極が交叉され、上記行電極を選択的に駆動すると共に、その各選択された行電極の表示位置と対応する各画素を示す信号を対応する上記複数の列電極にそれぞれ印加駆動するようになされたマトリクス表示装置において、上記複数の行電極は複数の群に分割され、これ等の群中の対応する行電極は互にそれぞれ接続されて同時に駆動され、上記各列電極はその延長方向において上記各行電極ごとに分割されて複数の列電極群とされ、これ等列電極群ごとに選択駆動された複数の行線の表示位置とそれ対応する画素を示す信号が同時に印加駆動されるようにしたことを特徴とするマトリクス表示装置。

発明の詳細な説明

この発明は液晶や発光ダイオードをマトリクス状電極により発光させて情報の表示を行うマトリクス表示装置に関する。

液晶、発光ダイオード等を使用した情報ディスプレイシステムは、スタティック表示方式、すなわち画素一つ一つに対応して電極を取り出したドットマトリクス構成のものと、ダイナミック表示

方式、すなわち直交したX、Y電極群からなるクロスマトリクス構成のものがある。ドットマトリクス構成は第1図に示すように外部の電子計算機等の情報源1より発せられた表示情報は伝送路5を通じて入力装置2に入り、ここで符号変換等の信号処理が行なわれ、この変換された情報は主記憶装置3へ記憶される。主記憶装置3に記憶された情報は文字信号発生器4で表示パターンに変換され、駆動回路5に転送される。駆動回路5では表示パネル6の各画素に対応してマトリクス状に配された各電極に対し、同時に駆動する。この装置では任意の一つの画素電極にはスタティックな電圧がかかり、表示素子を駆動するのに、充分な駆動条件(例えば輝度等)は得られるが、画素数15と同じ数の駆動回路を要するため、画素数の増加によつて、かなり不経済なものとなる。なお7は入力装置、主記憶装置、駆動回路に対する制御装置である。

従来のクロスマトリクス構成は第2図に示すように主記憶装置3に記憶された情報は文字信号発生器4で表示パターンに変換され、表示画面の一 行ごとに列駆動回路8のバッファメモリへ記憶される。列駆動回路8の各バッファメモリの出力は列電極Y₁、Y₂…Y_nにそれぞれ供される。列電極Y₁、Y₂…Y_nと交叉した行電極X₁、X₂…X_mが行駆動回路9によつて順次駆動され、上記バッファメモリに記憶された情報が1行ごとに表示される。この表示は線順次走査方式といわれるものである。ただし、この場合の制御装置7の文字信号発生器4に対する制御は第1図の場合のそれとは若干異なつている。

このクロスマトリクス構成において、表示素子として液晶を用いた場合、液晶は材料自体の特性から、立ち上り時間がかなり遅く、一般に駆動走査周期を充分に長く取る必要がある。線画素数の増加とともに走査周期も長く取ることになるが、この周期が視覚の残光時間以上の場合、フリ

2

方式、すなわち直交したX、Y電極群からなるクロスマトリクス構成のものがある。ドットマトリクス構成は第1図に示すように外部の電子計算機等の情報源1より発せられた表示情報は伝送路5を通じて入力装置2に入り、ここで符号変換等の信号処理が行なわれ、この変換された情報は主記憶装置3へ記憶される。主記憶装置3に記憶された情報は文字信号発生器4で表示パターンに変換され、駆動回路5に転送される。駆動回路5では表示パネル6の各画素に対応してマトリクス状に配された各電極に対し、同時に駆動する。この装置では任意の一つの画素電極にはスタティックな電圧がかかり、表示素子を駆動するのに、充分な駆動条件(例えば輝度等)は得られるが、画素数15と同じ数の駆動回路を要するため、画素数の増加によつて、かなり不経済なものとなる。なお7は入力装置、主記憶装置、駆動回路に対する制御装置である。

従来のクロスマトリクス構成は第2図に示すように主記憶装置3に記憶された情報は文字信号発生器4で表示パターンに変換され、表示画面の一 行ごとに列駆動回路8のバッファメモリへ記憶される。列駆動回路8の各バッファメモリの出力は列電極Y₁、Y₂…Y_nにそれぞれ供される。列電極Y₁、Y₂…Y_nと交叉した行電極X₁、X₂…X_mが行駆動回路9によつて順次駆動され、上記バッファメモリに記憶された情報が1行ごとに表示される。この表示は線順次走査方式といわれるものである。ただし、この場合の制御装置7の文字信号発生器4に対する制御は第1図の場合のそれとは若干異なつている。

シカとして眼に感じる結果となる。この欠点を補う対策として、(I)液晶の立ち上り時間を遅らす、即ち残光時間を長くする、(II)任意の一行の非駆動時間間隔を短くする、の二方法が考えられる。しかし前者は材料の特性で決定されるもので、駆動回路の変更によつて解決できない問題であり、結局後者を取る以外に改善の方法はない。また、面走査周期が残光時間以内の場合、線画素数の増加は画面の平均輝度低下の原因になる。この低下を防ぐため、駆動パルス振幅を大きくする方法も考案されてはいるが、液晶の輝度特性は、加える電圧振幅の増加とともに飽和する傾向があり、ほとんど効果を持たない。

一方、発光ダイオードの表示素子に用いる場合、材料自体の立ち上り時間は一般にかなり速く、走査周期を視覚の残光時間以内にすることは困難ではない。また輝度特性も、電圧電流に依存するため、線画素数の増加による平均輝度の低下も、駆動パルス振幅を大きくすることで、ある程度防ぐことができる。しかし、一般にダイオードのような接合面を持つ半導体素子は、せん頭電圧電流に対しては、瞬間に破壊を生じたり、素子自体の個有の寿命が極端に劣化する恐れがある。この瞬時耐久性、寿命等に対し、余裕を十分に取ると、素子の価格上昇をまねいたり、形状が大きくなる等の新たな問題を生じ、この問題は全画素数に影響することから大きな欠点である。

この発明は複数の行電極を複数の群に分け、各群の対応する行電極を同時に駆動し、また各行電極群ごとに各列電極をその長手方向に沿つてそれを分割し、その分割された各行電極群の列電極群にその群において現に駆動されている行電極の各位置の画素を示す信号を対応する列電極に印加する。このようにして一画面中の複数の線画素を同時に発光表示させ、各線画素の駆動周期を短かくし、画素数の増加や、線順次走査方式を用いた場合の輝度、寿命の低下を経済的に解決できる。

例えば第3図に示すように表示パネル6の行電極 $X_1, X_2 \dots X_m, X_1', X_2' \dots X_m'$ は連続した $X_1, X_2 \dots X_m$ と $X_1', X_2' \dots X_m'$ との2つの行電極群 X_a 及び X_b に分けられる。これ等行電極群 X_a, X_b 中の互に対応する行電極 $X_1, X_1', X_2, X_2' \dots X_m, X_m'$ はそれぞれ互に接続され、これ等は行駆動回路9にて順次駆動される。

各列電極は行電極群 X_a, X_b ごとにその長手方向に沿つてそれぞれ分割され、 $Y_1, Y_2 \dots Y_n$ の列電極群 Y_a と、 $Y_1', Y_2' \dots Y_n'$ の列電極群 Y_b とされる。従つて表示パネル6は行電極群 X_a 、列電極群 Y_a と行電極群 X_b 、列電極群 Y_b との二つの領域に分けられる。列電極群 Y_a の各電極は第1列駆動回路8aの対応するものにそれ接続され、列電極群 Y_b の各電極は第2列駆動回路8bの対応するものにそれ接続される。なお行電極又は列電極の少くとも一方は透明である。

文字信号発生器4からの信号は行駆動回路9により選択駆動された行電極、例えは X_1 及び X_1' の線画素にそれぞれ対応した各一行分の画素信号が第1列駆動回路8a、第2列駆動回路8bへ各バッファメモリヘゲート回路10を通じてそれぞれ記憶されて各列電極群の列電極 $Y_1, Y_2 \dots Y_n, Y_1', Y_2' \dots Y_n'$ がそれぞれ駆動され、選択された行電極 X_1, X_1' に対応する線画素が同時に表示される。次に行電極 X_2, X_2' が選択駆動され、またこれと対応して列駆動回路8a, 8bの各バッファメモリも書き代えられて同様に駆動表示が行われる。以下同様にして順次駆動され、一画面を表示すれば再び初めの行電極 X_1, X_1' の駆動から繰返される。

このような駆動によれば、第2図に示した従来の表示装置における或る1つの行電極に対する駆動パルスの巾 W_1 及び周期 T_1 (第6図A)に対して、第3図の装置では1つの行電極に対する駆動パルスは第6図Bに示すように周期を同一の T_1 とすれば巾は2倍の W_2 となる。よつて1つの行電極については駆動しない間隔が減少し、表示パネル6の任意の点における1走査周期 T_1 内どれだけ駆動状態にあるかを示す量、デュイティファクタが電極分割前の2倍になる。

上述においては電極を2つの群に分けたが、要は複数の群に分け、その群数が多い程デュイティファクタは大きくなる。第4図に行電極を X_a, X_b, X_c, X_d の4群に分け、これ等の群と対応して各列電極をそれぞれ分割して列電極群 Y_a, Y_b, Y_c, Y_d とし、これ等列電極群 Y_a, Y_b, Y_c, Y_d を列駆動回路8a, 8b, 8c, 8dにて各別に駆動する例を示す。その他第3図と対応する部分は同一符号を付して示す。

上述のように分割して同時に駆動することによ

リスタティックな駆動方法と略同様な液晶輝度特性を得ることができ、表示パネルの任意の点における駆動時と非駆動時との明暗差はほとんど無視でき、フリッカのない良好な画面が得られる。また電極分割を行う前において或る程度の輝度が得られている場合は、電極分割を行うことにより面走査周期を短かくでき、これを視覚の残光時間以内に近づけることができ、一層良好な表示となる。

表示素子として発光ダイオードを使用する場合も電極を複数群に分割することによりデュティを従来よりも大とすることができます。その一例として行電極及び列電極を二つの電極群 X_a, X_b 、及び Y_a, Y_b にそれぞれ分割した場合を第5図に示す。第3図と対応する部分には同一符号を付して示す。行電極と列電極との各交叉点にこれ等を接続する発光ダイオード12が設けられている。このようにすることにより、印加駆動電圧のパルス振幅を大きくすることなく、画面の平均輝度を上昇させることができる。

上述においては分割した行電極群をそれぞれ同一配列方向において対応するものと同時に駆動したが、その対応は任意の形式とすることができる、例えば逆の配列方向において対応させて同時に駆

動させてもよい、即ち第3図において X_2 と $X_{m'}$ とを接続し、 X_2 と $X_{m-1'}$ とを接続して駆動するようにしてよい。また行電極の分割は連続したもの一群とする必要もなく、例えば一行おきに、5 第1群と第2群とに分けてよい。

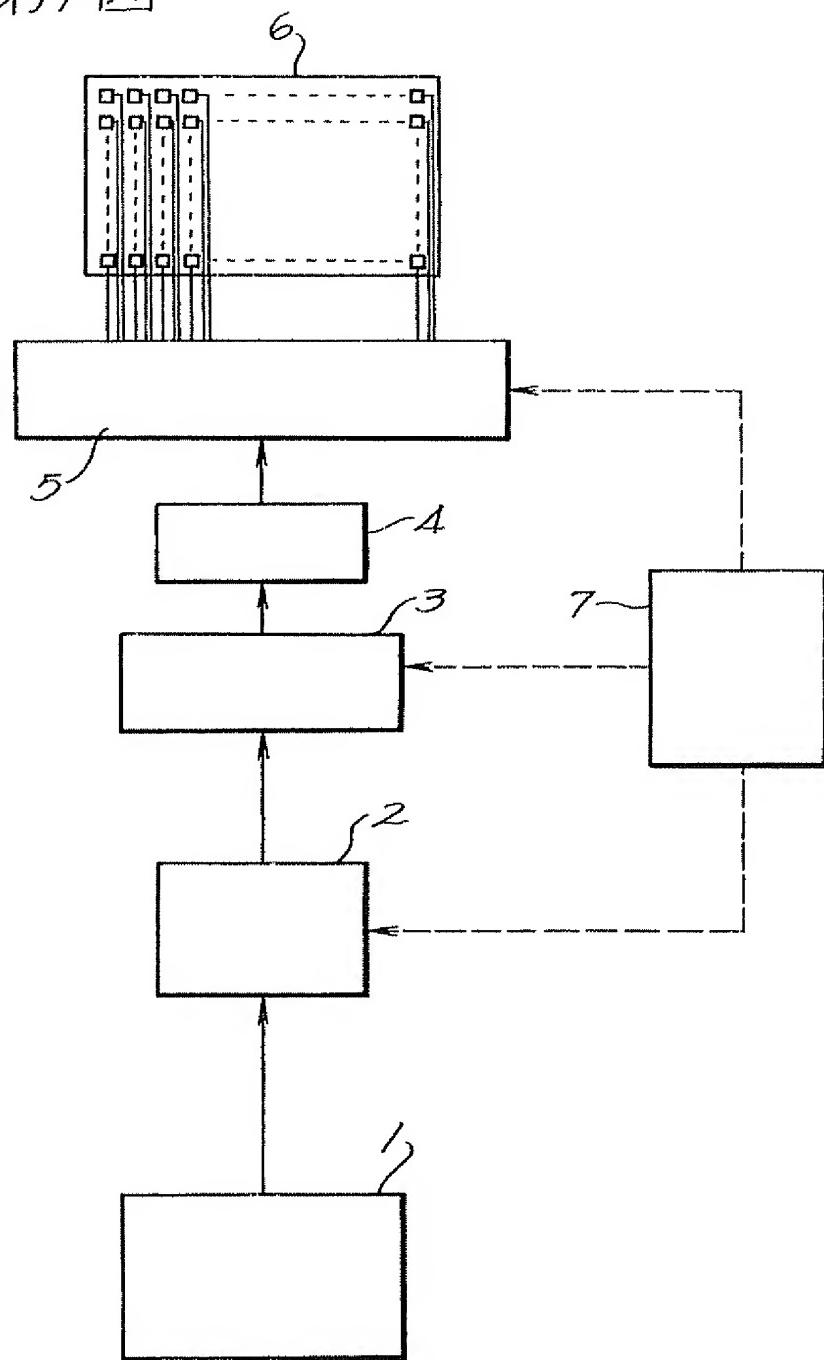
上述したようにこの発明表示装置によれば大画面としても平均輝度の低下、フリッカなどを防止でき、良好な画面が得られ、列駆動回路の数は増加するが、これは全装置から見れば価格的に僅か10 であり、ドットマトリクス表示と比較して安価に構成できる。

図面の簡単な説明

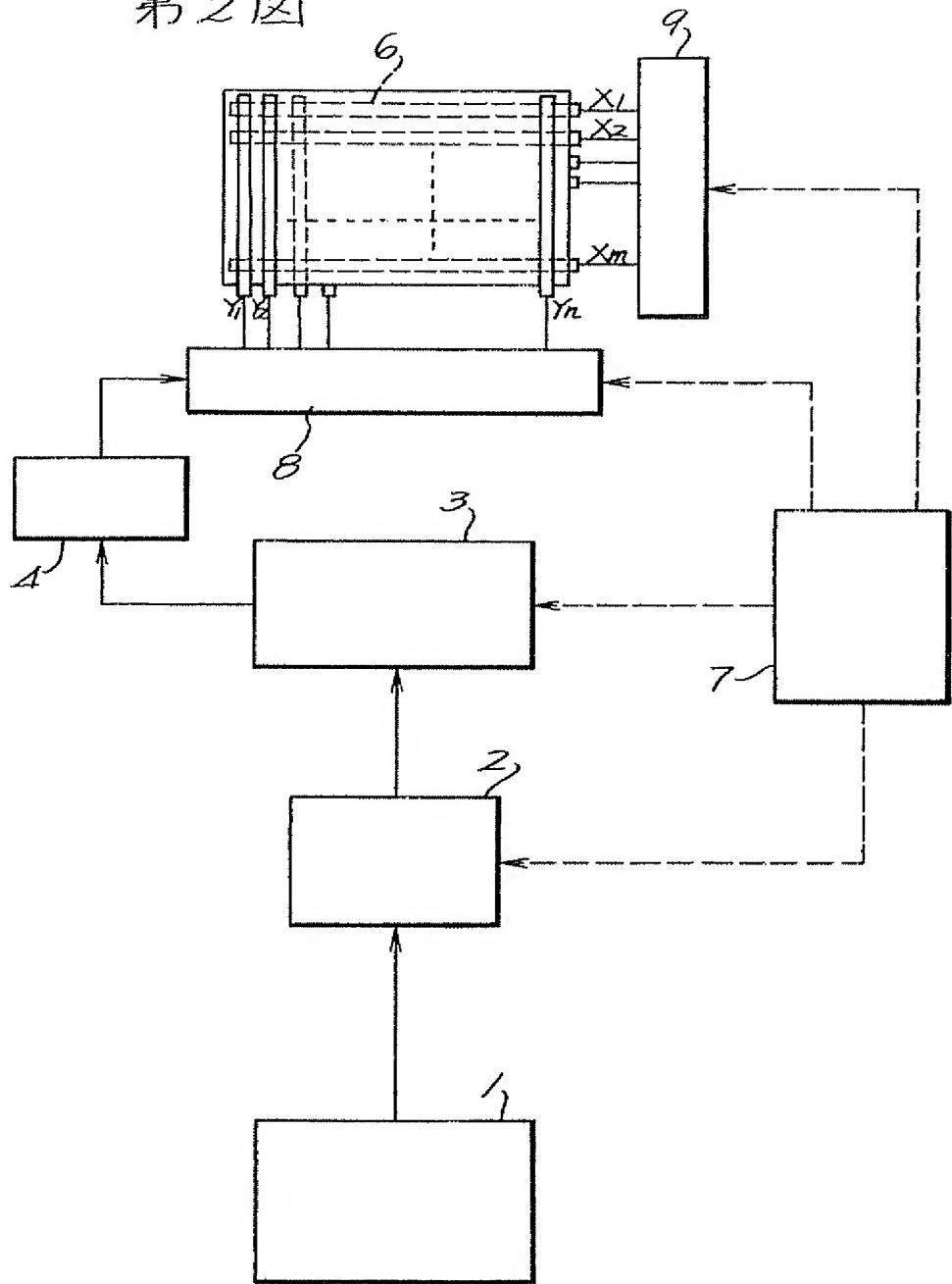
第1図は従来のドットマトリクス表示装置を示すプロック図、第2図は従来のクロスマトリクス表示装置を示すプロック図、第3図は本発明による表示装置の一例を示すプロック図、第4図及び第5図はそれぞれ本発明装置の他の例を示すプロック図、第6図は本発明の説明に供するための電圧波形図である。

20 4…文字信号発生器、8a, 8b…駆動回路、9…行駆動回路、 X_a, X_b …行電極群、 Y_a, Y_b …列電極群。

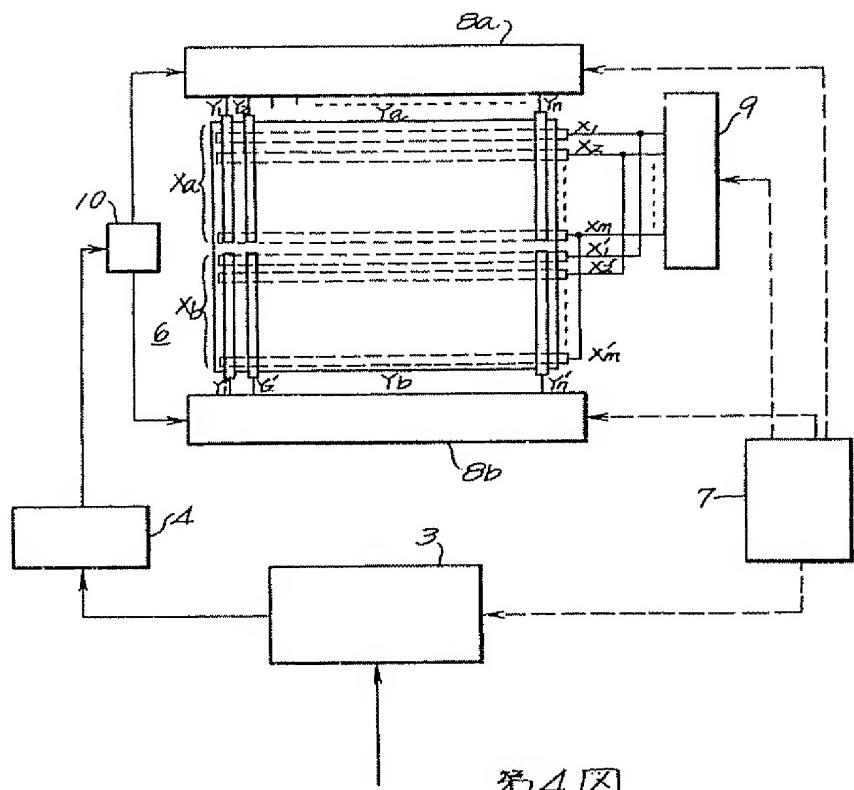
第1图



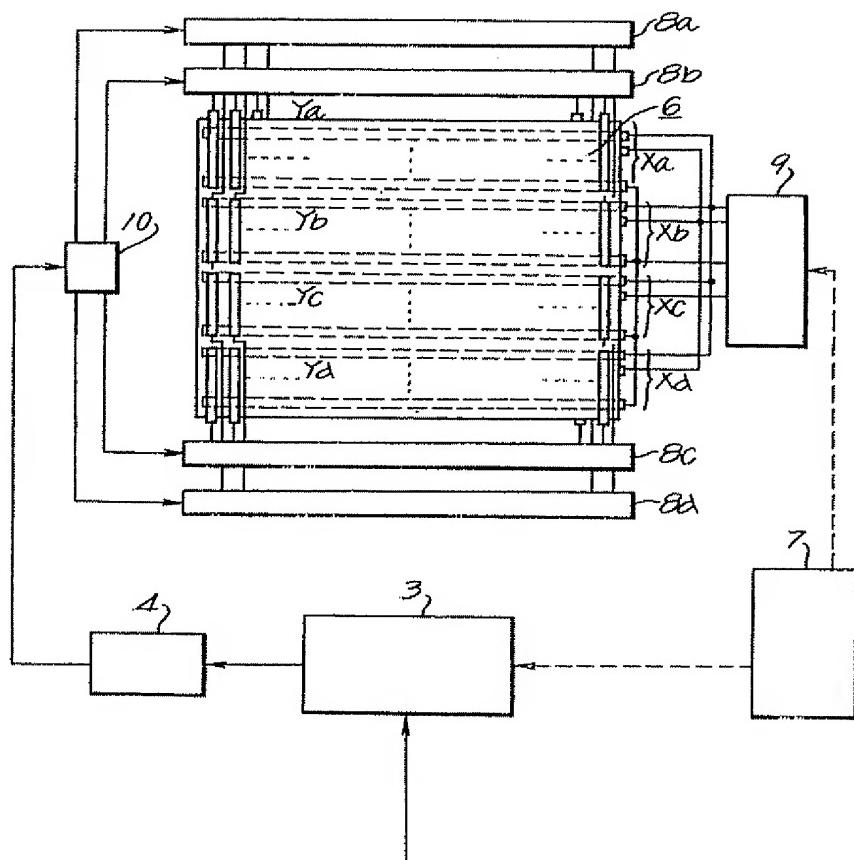
第2図



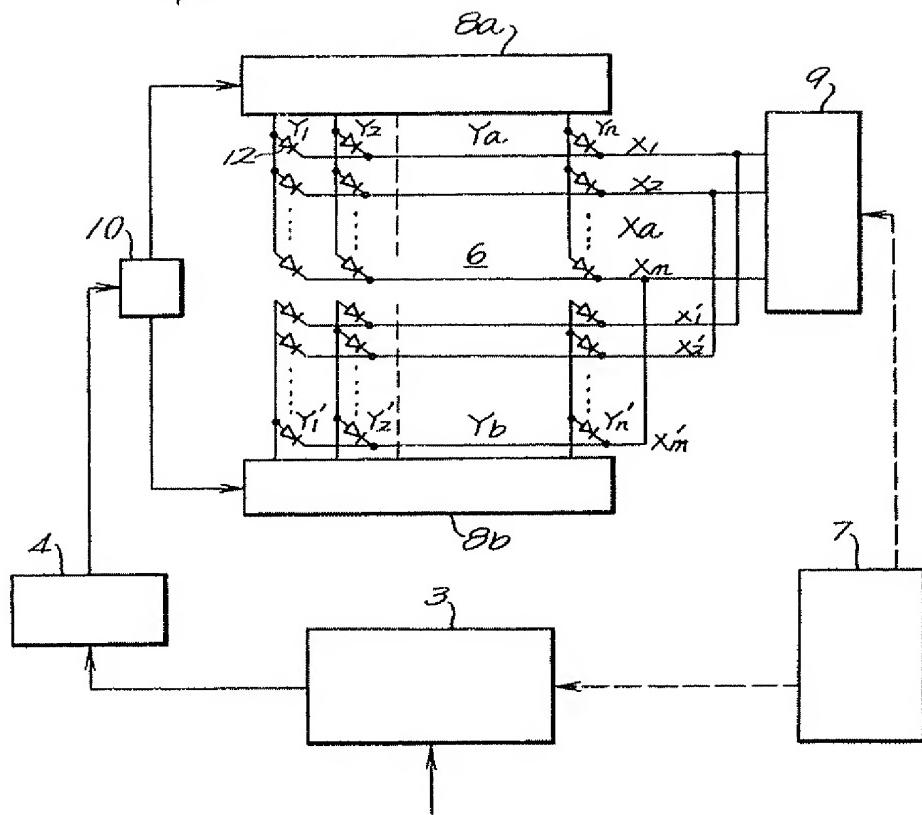
第3回



第4回



第5回



第6回

